

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-284984

(43)Date of publication of application : 12.10.2001

(51)Int.Cl.

H03F 3/213

H03F 1/02

H03F 1/32

H03F 3/68

(21)Application number : 2000-101205

(71)Applicant : HITACHI LTD

(22)Date of filing : 31.03.2000

(72)Inventor : MATSUMOTO HIDETOSHI

TAGAMI TOMONORI

TANAKA SATOSHI

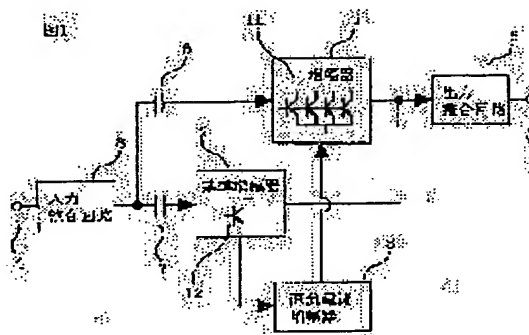
YAMASHITA KIICHI

(54) POWER AMPLIFIER MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a power amplifier module which is easily integrated at a low-cost and has high efficiency and high linearity.

SOLUTION: For each step of the power amplifier module composed of plural amplifiers, a reference amplifier is provided for simulating the operation of the amplifier and a current to flow to the base of a bipolar transistor to become the core of this reference amplifier corresponding to an input power level is detected, amplified and supplied as the base current of the transistor to become the core of the amplifier. Thus, the power amplifier module of high efficiency and low distortion can be provided with high reproducibility.



LEGAL STATUS

[Date of request for examination]

06.02.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-284984
(P2001-284984A)

(43) 公開日 平成13年10月12日 (2001. 10. 12)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 3 F 3/213		H 0 3 F 3/213	5 J 0 6 9
1/02		1/02	5 J 0 9 0
1/32		1/32	5 J 0 9 1
3/68		3/68	Z 5 J 0 9 2

審査請求 未請求 請求項の数12 O L (全 9 頁)

(21) 出願番号 特願2000-101205(P2000-101205)

(22) 出願日 平成12年3月31日(2000. 3. 31)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 松本 秀俊
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内
(72) 発明者 田上 知紀
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内
(74) 代理人 100075096
弁理士 作田 康夫

最終頁に続く

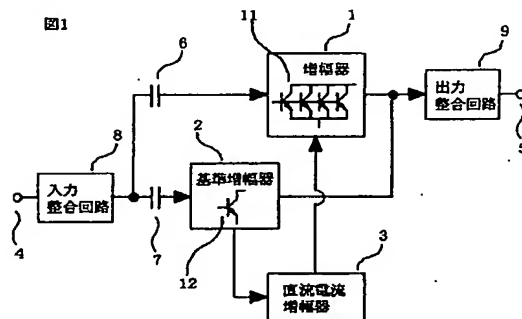
(54) 【発明の名称】 電力増幅器モジュール

(57) 【要約】

【課題】 高効率、高線形性を有すると共に集積化が容易で低コストな電力増幅モジュールを提供する。

【解決手段】 複数増幅器によって構成される電力増幅モジュールの各段毎において、増幅器の動作を模擬する基準増幅器を設け、この基準増幅器の核となるバイポーラトランジスタのベースに入力電力レベルに応じて流れる電流を検出、増幅して、上記増幅器の核となるトランジスタのベース電流として供給する。

【効果】 高効率かつ低歪みの電力増幅器モジュールが再現性良く実現できる。



【特許請求の範囲】

【請求項1】 入力電力レベルに応じて入力電流が変化する第二の増幅器と該第二増幅器の入力電流の直流分を検出および増幅する直流電流増幅器と該直流電流増幅器で増幅された電流を入力電流として供給される第一の増幅器とで構成されたことを特徴とする電力増幅器モジュール。

【請求項2】 請求項1の電力増幅器モジュールにおいて、第二の増幅器の電源電流を直流電流増幅器で検出および増幅し、該電流を第一の増幅器の入力端子に供給するように構成したことを特徴とする電力増幅器モジュール。

【請求項3】 請求項1または請求項2の電力増幅器モジュールを単位増幅器として具備し、該単位増幅器を複数段接続して構成することを特徴とする電力増幅器モジュール。

【請求項4】 請求項1または2の電力増幅器モジュールにおいて、第一の増幅器の入力端子と第二の増幅器の入力端子が交流的に接続され、前記第一の増幅器の出力端子と前記第二の増幅器の出力端子が交流的に接続されていることを特徴とする電力増幅器モジュール。

【請求項5】 請求項1または2の電力増幅器モジュールにおいて、前記第一の増幅器の入力端子と前記第二の増幅器の入力端子が交流的に接続され、該第二の増幅器の出力端子のみが内部終端されていることを特徴とする電力増幅器モジュール。

【請求項6】 請求項1または2の電力増幅器モジュールにおいて、前記第一の増幅器の入力端子と前記第二の増幅器の出力端子が交流的に接続されていることを特徴とする電力増幅器モジュール。

【請求項7】 請求項1または2の電力増幅器モジュールにおいて、前記第二の増幅器の出力端子と第三の増幅器の入力端子および該第三の増幅器の出力端子と前記第一の増幅器の入力端子とがそれぞれ交流的に接続され、且つ、前記直流電流増幅器から前記第一および第三の増幅器の入力端子に電流を供給するように構成されたことを特徴とする電力増幅器モジュール。

【請求項8】 請求項1または2の電力増幅器モジュールにおいて、第一の増幅器と第二の増幅器と直流電流増幅器とをバイポーラトランジスタにより構成したことを特徴とする電力増幅器モジュール。

【請求項9】 請求項8の電力増幅器モジュールにおいて、前記第一の増幅器と前記第二の増幅器をそれぞれ構成するバイポーラトランジスタが同一チップ上に集積化されていることを特徴とする電力増幅器モジュール。

【請求項10】 請求項8の電力増幅器モジュールにおいて、前記第一の増幅器と前記第二の増幅器をそれぞれ構成するバイポーラトランジスタをGaAs-HBTまたはGaAs電界効果トランジスタで、また、前記直流電流増幅器をSiバイポーラトランジスタ或いはSi電界

効果トランジスタで構成したことを特徴とする電力増幅器モジュール。

【請求項11】 第一の電界効果トランジスタを用いた第一の増幅器と、第二の電界効果トランジスタを用いた第二の増幅器と、直流電流増幅器とを有し、該直流電流増幅器が該第二の電界効果トランジスタのドレイン電流直流分を検出および増幅し、該直流電流増幅器の出力電流で該第一の電界効果トランジスタのゲート電圧を制御することを特徴とする電力増幅器モジュール。

10 【請求項12】 請求項11の電力増幅器モジュールにおいて、前記第一の電界効果トランジスタと前記第二の電界効果トランジスタとが同一チップ上に集積化されていることを特徴とする電力増幅器モジュール。

【発明の詳細な説明】

【発明の属する技術分野】 本発明は移動体通信システムで使われる携帯端末機用電力増幅器モジュールに関し、特に、高い効率や線形性が求められるセルラ電話システム用電力増幅器モジュールに関する。

20 【従来の技術】 電力増幅器モジュールに関する従来技術としては、特開平7-154169号公報および米国特許第5,629,648号がある。

【発明が解決しようとする課題】 近年、セルラ電話システムに代表される移動体通信市場の伸びは著しく、広帯域CDMA方式やEDGE方式などの新しいシステムが導入されようとしている。この様なシステムでは、携帯端末機の高効率化や高線形性が要求されるが、特に、端末機の主要部品の一つである電力増幅器モジュールにはこれらの相反する性能要求を同時に実現することが大きな課題となっている。従来、この課題を解決しようとする多くの試みがなされている。その代表的な例としては、電力増幅器モジュールの入力電力レベルを検出し、この信号によって電力増幅器モジュールを構成する後段増幅器の動作状態を制御する方式が一般に考えられている。例えば、図3に示す先行検討技術例では後段増幅器101を構成するトランジスタ111のゲート電圧を、方向性結合器106、検波ダイオード107、ローパスフィルタ108で構成される直流電圧発生回路103にて前段増幅器102の出力信号を包絡線検波および平滑化して得た直流電圧により制御している。この直流電圧は端子104に入力される電力レベルに対応して増減する、即ち、後段増幅器101のゲート電圧は入力電力レベルに応じて制御されることになる。また、図4に示す先行検討技術例では第1の増幅器201の電源電流を電源電圧制御回路203で検出すると共にその電流値に対応した電源電圧を発生させ、第2の増幅器202の電源電圧を制御している。第1の増幅器201の電源電流は端子204に入力される電力レベルに対応して変化するので、結局、第2の増幅器202の電源電圧は入力電力レベルに応じて制御されることになる。上述した図3の先行検討技術例では前段増幅器102の出力電力レベル

を包絡線検波および平滑化するための直流電圧発生回路 103が必要となる。しかし、この直流電圧発生回路 103は増幅器 101、102とは別に設ける必要があり、製造偏差や周囲温度、電源電圧等の環境条件変動に対して無調整で常に安定した特性を保証することが困難であるという問題点がある。さらに、方向性結合器 106、検波ダイオード 107、ローパスフィルタ 108など性質の異なる部品で直流電圧発生回路 103が構成されるので増幅器 101、102との集積化が難しいという問題点がある。図4の先行検討技術例では、第2の増幅器 202を制御する電源電圧制御回路 203としてDC-DC変換器を用いる必要がある。しかし、DC-DC変換器の使用は増幅器との集積化を阻害する要因となる上、モジュールの大型化やコスト上昇をもたらすという問題点がある。また、従来技術である上記米国特許第5,629,648号に開示された回路方式も考えられるが、この方式では、基準トランジスタの出力、すなわち本体トランジスタのベース入力であるバイアス点電圧が入力振幅の変化に伴ってほとんど変化しないため、本体トランジスタの動作点上下にはほとんど有効に作用しないという問題点がある。本発明の目的は上記従来技術および先行検討技術の問題点を解決し、高効率、高線形性を有すると共に集積化が容易で、且つ、低コストな電力増幅器モジュールを提供することにある。

【課題を解決するための手段】本発明は上記目的を達成するために、電力増幅器モジュールを構成する各段の増幅器の動作を模擬する基準増幅器を新たに設け、入力電力レベルに応じてこの基準増幅器の入力端に流れる電流を検出、増幅し、上記増幅器の入力電流として供給できるように電力増幅器モジュールを構成したことが特徴としている。本発明では、入力信号は基準増幅器と各段増幅器に個別の容量を介して供給される。この時、基準増幅器の入力端には入力電力レベルに応じた電流が流れるが、各段増幅器の入力端には電流が流れない。それ故、基準増幅器の入力電流の直流分を検出、増幅して各段増幅器の入力に電流を供給すれば各段増幅器が高周波動作を始める。入力電力レベルが上がると基準増幅器の入力電流が増加するので、各段増幅器に供給される入力電流も増加する。反対に、入力電力レベルが下がった場合には基準増幅器の入力電流が減少し、各段増幅器に供給される入力電流も減少する。即ち、入力電力に対応した動作点が設定できるため、小さな入力電力時にも比較的高い効率を得ることができる。

【発明の実施の形態】電力増幅器モジュールは一般に2段或いは3段の単位増幅器で構成される。図1は本発明における電力増幅器モジュールを構成する単位増幅器の一実施例を示したものである。本実施例の単位増幅器は、入力信号を電力増幅する増幅器1と入力電力レベルに対応した入力電流の直流分を発生する基準増幅器2と

る直流電流増幅器3および入出力整合回路8、9と結合容量6、7とで構成される。ここで、増幅器1および基準増幅器2を構成するトランジスタ11と12との寸法比が $n:1$ の場合、直流電流増幅器3の電流増幅率は n 倍以上に設定される。この電流増幅率が大きいほど大出力時の歪み低減効果が大きくなるので、設計段階で歪み低減の目標値に合わせて電流増幅率を設定する。本実施例では、基準増幅器2と増幅器1とで入出力整合回路8、9を共用するように構成されており、増幅器1と基準増幅器2の動作状態をほぼ同一にして高線形性が得られるようにしている。また、増幅器1および基準増幅器2を構成するトランジスタ11、12を同一チップ上に形成することにより、製造偏差や環境条件の変動があった場合でも線形性を保つことを可能としている。なお、トランジスタ11、12にはSiバイポーラトランジスタやGaAs-HBT、SiGe-HBT等を用いることができる。次に、上記実施例の動作について説明する。端子4より入力された信号は結合容量6、7を介して夫々増幅器1および基準増幅器2に伝達される。入力信号は基準増幅器2によって増幅されるが、この時、基準増幅器2を構成するトランジスタ12の非線形動作によって、基準増幅器2の入力電流に直流分が発生する。この直流分は入力電力レベルと1対1に対応して変化するので、この直流分を検出すれば、増幅器1に供給すべき入力電流値を知ることができる。トランジスタ11の寸法はトランジスタ12のそれより大きいので、基準増幅器2で検出された直流電流は直流電流増幅器3で増幅された後に増幅器1の入力電流として供給される。直流電流増幅器3から電流が供給されると増幅器1が動作し始める。実際には、増幅器1と基準増幅器2はほぼ同時に動作を開始する。増幅器1の入力電流は以上の動作機構により入力電力レベルに応じてダイナミックに変化する。この入力電流は入力電力レベルが大きい場合には増加し、増幅器1のトランジスタ11の動作点が自動的に高く設定されるので、歪みの小さい電力増幅を行うことができる。また、逆に入力電力レベルが低い場合には入力電流が減少し、トランジスタ11の動作点が下がるため無駄な消費電力を削減でき、入力電力レベルが低い領域での電力効率低下を軽減できる。図2(a)および(b)は、図1に示す単位増幅器を用いて構成した2段および3段電力増幅器モジュールの実施例を夫々示したものである。2段電力増幅器モジュールはCDMAやPDCシステム等に、また、3段電力増幅器モジュールはGSMシステム等に多く適用されている。端子06、08から入力された信号は単位増幅器01、02或いは03、04、05によって上記図1の説明で述べた動作に従って順次電力増幅され、端子07、09から夫々出力される。それ故、図2(a)、(b)では単位増幅器01<02および03<04<05の順に動作時の電力は大きなものになるから、単位増幅器01、02および03、04、05を構成するトランジスタ

タの寸法はシステム仕様から割当てられる電力配分によって変える必要がある。例えば、後段、特に、最終段増幅器では電力レベルが前段増幅器に比べて高くなるので最も寸法の大きなトランジスタが使われる。なお、各単位増幅器間の入力、出力整合回路は簡単な設計変更により共用することも可能である。この場合は小型化できるメリットがある。なお、今迄は増幅器1の入力電流を基準増幅器2の入力電流を供給、増幅して供給する場合であるが、基準増幅器2の入力電流の代わりに電源電流を検出、増幅した電流を増幅器1のベースに供給してもよい。この場合は、トランジスタ12のベース電流の代わりにコレクタ電流を利用することになる。図5は本実施例に基づき試作した電力増幅器モジュールの製造偏差を示したものである。出力電力は28dBmである。同図では、横軸が歪みの指標である隣接チャネル漏洩電力、縦軸が電力付加効率を表し、電力増幅器モジュールの製造偏差は実線で囲った領域で示されている。また、同図には比較のために先行検討技術の製造偏差も併せて示してある。斜線を施した領域は要求仕様の範囲を示す。先行検討技術では要求仕様を満たす電力増幅器モジュールの良品取得率は10%以下であったが、本実施例によるモジュールでは90%まで向上している。図6は上記本発明における単位増幅器の構成を具体化した一実施例を示したものである。最初に無信号時における動作を説明する。この場合には、トランジスタ12に流れるコレクタ電流はトランジスタ12とトランジスタ23がカレントミラー回路となっているため、定電流源14よりトランジスタ23に供給される電流によって決まる。例えば、トランジスタ12とトランジスタ23の寸法比を $m:1$ とすればトランジスタ12のコレクタ電流は定電流源14から供給される電流の m 倍となる。トランジスタ12にコレクタ電流が流れると該トランジスタには電流増幅率分の1の電流がベースに流れる。この電流はトランジスタ24を介してトランジスタ25に流れ、トランジスタ25とカレントミラー回路を構成しているトランジスタ26に伝達される。結局、トランジスタ26に流れるこの電流がトランジスタ11のベース電流として供給され、トランジスタ11の無信号状態における動作点を決定する。ここで、トランジスタ27、28はカレントミラー回路であるが、トランジスタ11が例えば単位トランジスタを100~200本並列接続して構成される場合に要求される大きなベース電流を供給するための電流増幅機能を持つ。一般に、PNPトランジスタは電流供給能力が小さく、大きな電流を供給するにはトランジスタ寸法が非常に大きくなる。従って、トランジスタ27、28の電流増幅機能を利用すればトランジスタ26の寸法を小さくできる。次に、信号が入力されている状態の動作について説明する。この場合は、先ず、結合容量6、7を介してトランジスタ11、12に信号が供給される。トランジスタ11の非線形特性によってベース電流に直流

分が発生する。この直流分の電流は高周波遮断用のインダクタ29を介してトランジスタ24に流れる。この時、トランジスタ11には入力信号に対応したベース電流は供給されておらず、トランジスタ24を流れる電流が前述した無信号時と同様な動作によりトランジスタ25、26、27、28を介して供給されてから動作が始まる。トランジスタ12のベース電流値は入力電力レベルに応じて変化するので、それに追従してトランジスタ11のベース電流値も変化し、信号入力時の動作点が自動的に設定される。本実施例特有の効果として熱暴走抑制効果が挙げられる。例えば、GSMシステム向け電力増幅器モジュールのように36dBm(4W)の出力電力が要求される場合には、トランジスタ11として単位トランジスタを100~200本並列接続した大規模トランジスタが用いられる。このような大規模なトランジスタを高密度でチップ内に配置すると熱抵抗が増大する。通常の場合はバイポーラトランジスタの熱抵抗が増大すると熱暴走が起こりやすくなり、チップ面積の縮小に限界が有った。熱暴走の起こり易さは熱抵抗以外にベースバイアス回路の電流供給能力にも依存するが、通常の電力増幅器モジュールでは定電圧バイアス回路のような電流供給能力の大きいバイアス回路を用いるので熱暴走を起こしやすい。熱暴走は大電力出力時に生じ易いが、本実施例ではトランジスタ11に供給される電流は入力電力レベルで制限されるので熱暴走を起こし難い構成になっている。従って、本実施例ではチップ面積縮小とそれによるモジュールの小型化が可能となる。なお、図6の実施例においてトランジスタ11、12、23、24をGaAs HBT、トランジスタ25、26、27、28をSiバイポーラトランジスタ、或いは、MOSトランジスタで構成しても良い。更に、インダクタ29を抵抗、或いは、抵抗とインダクタを直列接続したものに置き換えても良い。図7は本実施例の単位増幅器の部品配置をに示したものである。同図は、図6に示す増幅器1、基準増幅器2をGaAsチップ16上に、また、直流電流増幅器3をSiチップ17上に集積化する例を示す。これらのチップとモジュール基板上に実装した入出力整合回路8、9とで単位増幅器を構成している。このように本発明は単位増幅器の主要部分を集積化して部品点数を削減でき、モジュールの小型化に好適である。また、トランジスタ11とトランジスタ12は同一チップ上に作製するのでペア性に優れており、製造偏差や環境変動の影響を受けずに安定した動作が可能である。なお、上記熱暴走抑制効果を有効に働かせるためには、図7に示したようにトランジスタ11とトランジスタ12をチップ上で離して作製し、トランジスタ12がトランジスタ11の発熱の影響を受け難くすることが望ましい。本発明の別の実施例を図8に示す。本実施例は出力終端回路18を設け、基準増幅器2の出力をモジュール内部で終端している点が図1と異なる。基準増幅器2の出力を出力端子5

から切り離すことにより、基準増幅器 2 の動作は負荷の影響を受けにくくなる。増幅器 1 の動作電流は基準増幅器で制御されるので、増幅器 1 の動作も負荷の影響を受けにくくなる。その直接の効果として負荷変動耐性が向上する。携帯端末機では、その使用時に電力増幅器モジュールの負荷となるアンテナの破損や金属への接触等が応々にして起こるが、この際に電力増幅器モジュールとアンテナ間の整合条件が破られるため、電力反射による大きな定在波が立つので電力増幅器モジュールが破損しやすくなる。本実施例ではアンテナからの反射電力が増大しても増幅器 1 の動作電流は殆ど変化しないので、増幅器 1 の破壊を免れることができる。本発明の別の実施例を図 9 に示す。本実施例は段間整合回路 19 を設け、基準増幅器 2 の出力を増幅器 1 の入力に接続している点が図 1 と異なる。2 段増幅器の構成になっており前段増幅器が基準増幅器を兼ねているので、別に基準増幅器を設ける必要がなくモジュールの構成を簡略化できる。基準増幅器 2 と出力端子 5 の間は増幅器 1 で隔てられているので、図 8 と同様に負荷変動に強いという利点もある。図 10 は 3 段電力増幅器モジュールに関する本発明の別の実施例を示したものである。図 9 の実施例とは、段間増幅器として増幅器 51 と段間整合回路 52 が追加されたことが異なる。この実施例では、図 9 と同様初段増幅器を基準増幅器 2 として兼用させ、そのベース電流によって 2 段目増幅器 51 および 3 段目増幅器 1 を制御する構成となっている。この場合は各段の基準増幅器を省略できるため、構成を簡略化できる利点がある。本発明の別の実施例を図 11 に示した。本実施例は電界効果トランジスタへの応用例である。増幅器の基本構成は図 9 の実施例と同じであり、バイポーラトランジスタ 1

1、12 に代わり電界効果トランジスタ 21、22 を用いた点のみが異なる。本実施例では電界効果トランジスタ 22 のドレイン電流の直流分を検出する。直流電流増幅器 3 の出力はトランジスタ 34 で電圧に変換して、電界効果トランジスタ 21 のゲートに印可する。入力電力に応じて動作点が自動的に設定され、再現性良く低歪み高効率動作を実現できる点は、前述の実施例と同様である。

【発明の効果】本発明の構成によれば、基準増幅器と各段増幅器を構成するトランジスタは同種のものを用いることが出来るので集積化が容易であり、外部に特別な回路が必要なくなる。また、同一チップ上に各段増幅器と基準増幅器を集積化することにより、基準増幅器は高周皮的にも、直流的にも各段増幅器とほぼ同じ動作をするため、トランジスタの製造偏差や環境条件の変動があっても、無調整で常に安定した特性を得ることができる。さらに、両増幅器で整合回路を共用できるので、部品点数を削減して小型化と併せて低コスト化が可能となる。

【図面の簡単な説明】

【図 1】本発明の一実施例を示す図である。

【図 2】本発明の一実施例を示す図である。

【図 3】先行検討技術の例を示す図である。

【図 4】先行検討技術の例を示す図である。

【図 5】本発明の一実施例の製造偏差を示す図である。

【図 6】本発明の一実施例の回路構成を示す図である。

【図 7】本発明の一実施例の実装状態を示す図である。

【図 8】本発明の一実施例を示す図である。

【図 9】本発明の一実施例を示す図である。

【図 10】本発明の一実施例を示す図である。

【図 11】本発明の一実施例の回路構成を示す図である。

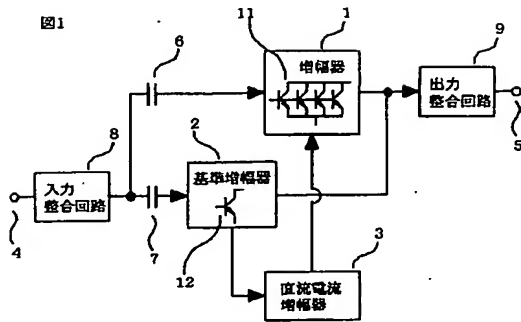
【符号の説明】

- 1 増幅器
- 2 基準増幅器
- 3 直流電流増幅器
- 4 入力端子
- 5 出力端子
- 6・7 キャパシタ
- 8 入力整合回路
- 9 出力整合回路
- 11・12 トランジスタ
- 14 電流源
- 15 電源端子
- 16 GaAsチップ
- 17 Siチップ
- 18 出力終端回路
- 19 段間整合回路
- 20 電圧源
- 21・22 電界効果トランジスタ
- 23～28 トランジスタ
- 29 インダクタ
- 32～34 電界効果トランジスタ
- 35～37 インダクタ
- 01～05 単位増幅器
- 06・08 入力端子
- 07・09 出力端子
- 51 増幅器
- 52 段間整合回路
- 53 トランジスタ
- 101 後段増幅器
- 102 前段増幅器
- 103 直流電圧発生回路
- 104 入力端子
- 105 出力端子
- 106 方向性結合器
- 107 検波ダイオード
- 108 ローパスフィルタ
- 111・112 電界効果トランジスタ
- 201 第 1 の増幅器
- 202 第 2 の増幅器

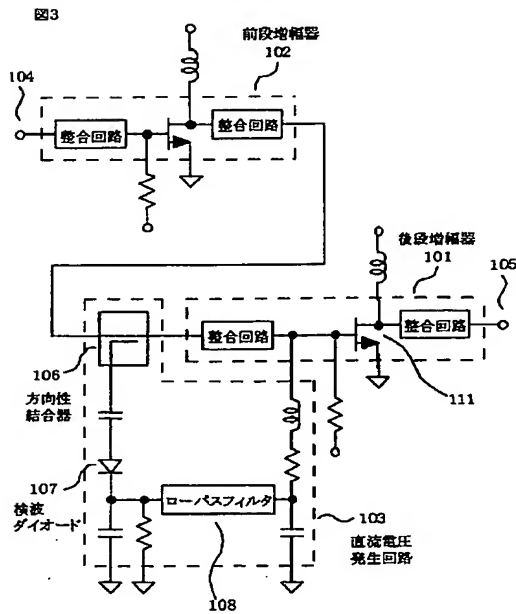
203 電源電圧制御回路

204 入力端子

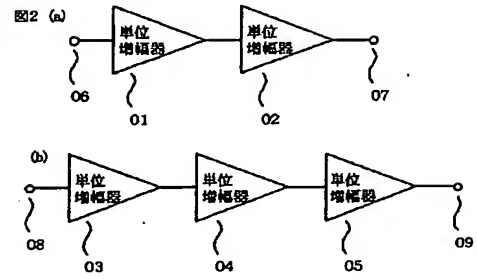
【図1】



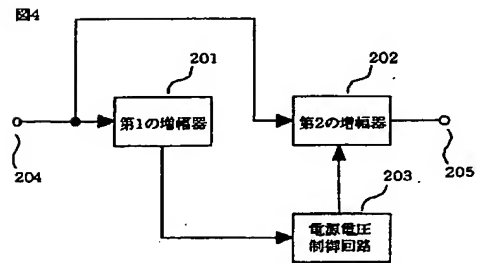
【図3】



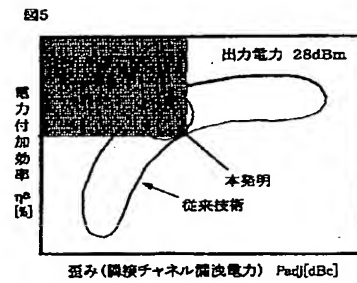
【図2】



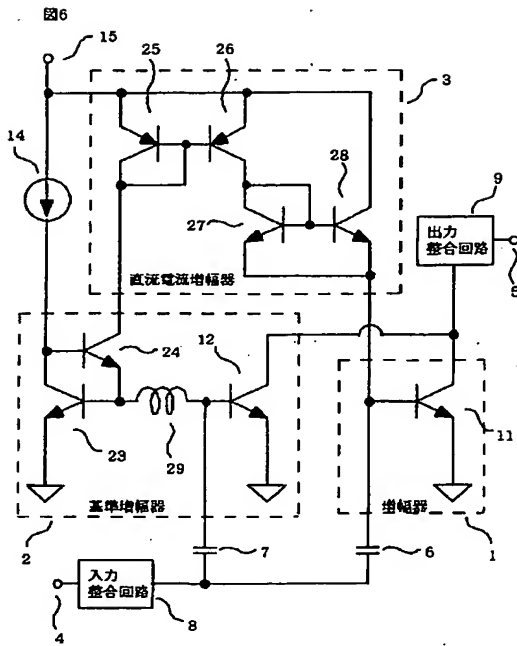
【図4】



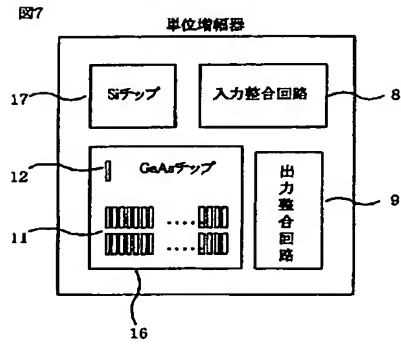
【図5】



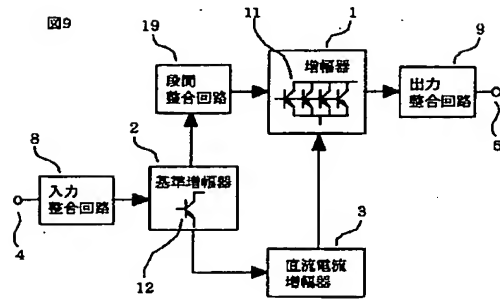
【図6】



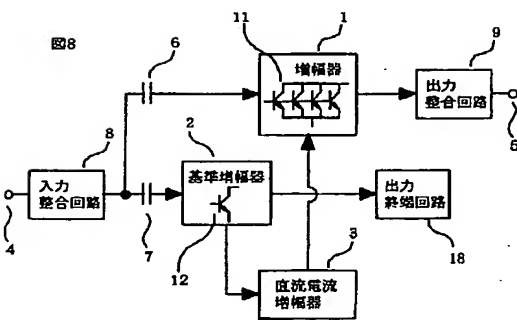
【図7】



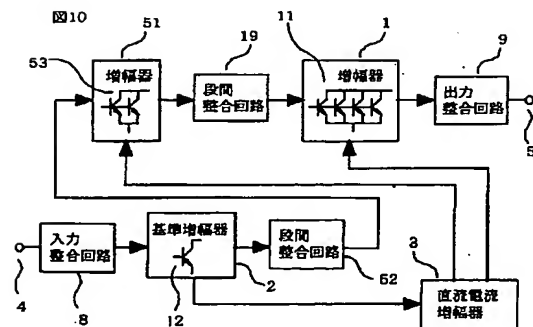
【図9】



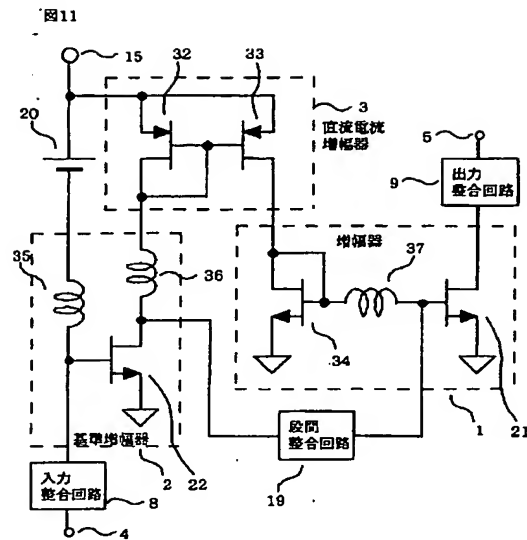
【図8】



【図10】



【図11】



フロントページの続き

- (72)発明者 田中 聡
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内
- (72)発明者 山下 喜市
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

Fターム(参考) 5J069 AA01 AA41 CA15 CA21 CA36
CA87 CA91 CA92 FA15 HA06
HA08 HA09 HA17 HA19 HA24
HA29 HA33 KA05 KA09 KA28
KA29 KA42 KA55 KA68 KC07
MA08 QA04 SA13 TA01 TA02
5J090 AA01 AA41 CA15 CA21 CA36
CA87 CA91 CA92 FA15 GN01
HA06 HA08 HA09 HA17 HA19
HA24 HA29 HA33 KA00 KA05
KA09 KA28 KA29 KA42 KA55
KA68 MA08 QA04 SA13 TA01
TA02
5J091 AA01 AA41 CA15 CA21 CA36
CA87 CA91 CA92 FA15 HA06
HA08 HA09 HA17 HA19 HA24
HA29 HA33 KA00 KA05 KA09
KA28 KA29 KA42 KA55 KA68
MA08 QA04 SA13 TA01 TA02
5J092 AA01 AA41 CA15 CA21 CA36
CA87 CA91 CA92 FA15 HA06
HA08 HA09 HA17 HA19 HA24
HA29 HA33 KA00 KA05 KA09
KA28 KA29 KA42 KA55 KA68
MA08 QA04 SA13 TA01 TA02

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.